

Memory Design Engineer

Location	Salary	Planned Start Date	Type of contract
Grenoble, France	According to profile	As soon as possible	CDI (permanent position) Full-time

Company

Antaios is a start-up company that develops a disruptive memory technology. Antaios will offer memory solutions to semiconductor foundries and Integrated Devices Manufacturers, from core technology up to qualified turn-key memory blocks. Antaios memories rely on the newly discovered Spin-Orbit Torque (SOT) phenomenon. Although innovative in its underlying principles, SOT memories rely on similar core technologies (materials, processes) as the currently developed STT MRAM.

To accelerate its development, Antaios is looking for a Memory Design Engineer.

Missions

Within a team of engineers and under the direct supervision of the Design manager, you will ensure the following tasks:

- ❖ Contribute to the architecture, design, implementation and verification of memory blocks and instances.
- ❖ Be in charge of the behavioural model of the memory (Verilog), development test and updates.
- ❖ Drafting technical specifications, design documents, procedure descriptions and test plans.
- ❖ Work closely with the layout designers, for accurate and efficient design, and with the EDA providers to enhance the memory compiler views.
- ❖ Set up Methodologies and participate to design Flow improvements.
- ❖ Work closely with the R&D team to enhance together the SOT memory device.
- ❖ Reviewing and analysing schematic and layout of complex circuits with the team.
- ❖ Interpreting simulation results and reports to complete the design in an efficient way.
- ❖ Utilizing advanced CAD tools and design knowledge to deliver accurate views that meet stringent matching performance, area, and power requirements.
- ❖ Collaborate with other teams outside the company.

Profile

Experienced in IC design, you are curious about working close to the technology.

You are rigorous and disciplined in what you do and you will run the development processes under quality assurance.

You are autonomous, creative and reactive, and you are willing to be in position to make innovative proposals.

You can work autonomously and as a team player. You have Excellent interpersonal skills.

You are interested to thrive in a fast-moving environment.

You can communicate fluently in English. French speaking would be appreciable.

An experience in memory development/mixed signal/magnetism is a plus.

How to apply

Please send your 1-page resume and motivation letter by e-mail to Julien Louche (contact@antaïos.fr)

Ingénieur·e en conception mémoire

Localisation	Salaire	Prise de poste	Type de contrat
Grenoble, France	Selon profil	Dès que possible	CDI (Temp plein)

L'entreprise

Antaios est une jeune startup développant une nouvelle technologie de mémoires électroniques innovante. Ces mémoires sont basées sur l'effet SOT récemment découvert en laboratoire. Bien que novateur, ces composants utilisent les mêmes outils technologiques que les précédentes générations de MRAM. Antaios proposera des solutions mémoire aux fonderies de semi-conducteurs et aux fabricants de circuits intégrés, depuis la technologie de base jusqu'à des blocs mémoire clés en main qualifiés.

Pour accélérer son développement, Antaios recherche un·e concepteur·rice mémoire.

Missions

Au sein de l'équipe design et sous la responsabilité du Design Manager, vous serez en charge des missions suivantes :

- ❖ Contribuer à l'architecture, à la conception, à la mise en œuvre et à la vérification des blocs de mémoire et des instances.
- ❖ Être en charge du modèle comportemental de la mémoire (verilog). Développement, Test et mises à jour.
- ❖ Rédaction de spécifications techniques, de documents de conception et de plans de test.
- ❖ Travailler en étroite collaboration avec les ingénieurs layout, pour une conception précise et efficace, et avec les fournisseurs d'EDA pour améliorer les vues du compilateur mémoire.
- ❖ Mettre en place des méthodologies et participer à l'amélioration du flot de conception.
- ❖ Travailler en étroite collaboration avec l'équipe de R&D pour améliorer ensemble le dispositif de mémoire SOT.
- ❖ Revoir et analyser les schémas et le layout de circuits complexes avec les membres de l'équipe.
- ❖ Interpréter les résultats et les rapports de simulation pour concevoir de manière efficace.
- ❖ Utiliser les outils de CAO avancés et l'expertise en matière de conception pour fournir des vues précises qui répondent à des exigences strictes en matière de performance, de surface et de consommation.
- ❖ Collaborer avec d'autres équipes extérieures à l'entreprise.

Profil

Expérimenté·e en design de circuit intégrés, vous êtes intéressé·e par travailler au plus proche de la technologie.

Vous êtes rigoureux·se et discipliné·e, vous dirigez les processus de développement sous assurance qualité.

Vous êtes autonome, créatif·ve et réactif·ve, et vous êtes prêt·e à vous mettre en position de faire des propositions innovantes.

Vous pouvez travailler de manière autonome et en équipe; vous avez d'excellentes qualités relationnelles.

Vous êtes intéressé-e par vous épanouir dans un environnement en évolution rapide.
Vous pouvez communiquer couramment en anglais. La maîtrise du français serait appréciée.
Une expérience en développement de mémoire, signaux mixte ou magnétisme est un plus.

Comment postuler

Envoyer un CV d'une page et une lettre de motivation, par courriel à Julien Louche (contact@antaïos.fr).